®日本国特許庁(JP)

⑪特許出願公開

⑩ 公 開 特 許 公 報 (A) 平2-46407

⑤Int. Cl. 5

識別記号

庁内整理番号

43公開 平成2年(1990)2月15日

G 02 B 6/12

H 01 L 27/14

H 01 S 3/18

N 7036-2H

M 7036-2H

7733-5F 7377-5F

7377-5F H 01 L 27/14

審査請求 未請求 請求項の数 3 (全6頁)

劉発明の名称 光導波路及びその製造方法

②特 願 昭63-196831

20出 願 昭63(1988)8月5日

⑩発 明 者 山 崎 康 二 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式

会社内

勿出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号

会社

個代 理 人 弁理士 上柳 雅誉 外1名

明 細 費

1. 発明の名称

光導波路及びその製造方法

2. 特許請求の範囲

(1)基板上にII-VI族化合物半導体より成る第 1のクラッド層と該クラッド層よりも大きな屈折 率を有するII-VI族化合物より成る導波路層と該 導波路層よりも小さな屈折率を有するII-VI族化 合物半導体より成る第2のクラッド層を積層した 構造を有しかつ少なくとも導波路層及び第2のク ラッド層がリッジ型であることを特徴とする光導 波路。

(2) 基板上に第1のクラッド層を形成する工程と、該第1のクラッド層上にマスクを形成する工程と、該マスクを用いて導波路層及び第2のクラッド層を第1のクラッド層上の一部に選択的に形成する工程と、マスクを除去する工程を含むことを特徴とする光導波路の製造方法。

1

(3) 基板上にマスクを形成する工程と、該マスクを用いて第1のグラット層及び導波路層及び第

2のクラッド層を基板上の一部に選択的に形成する工程と、マスクを除去する工程を含むことを特徴とする第2項記載の光導波路の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、光集積回路或いは光電子集積回路等の構成要素として用いられるII – VI族化合物半導体の光導波路に関する。

〔従来の技術〕

従来報告されている II ~ VI 族化合物半導体の光 導波路は、トシヤ・ヨコガワ、アプライド・フィ ジックス・レター(Toshiya Yokogawa、Appl. Phys. Leff) Vol. 52、No. 2、(1988) 120 に記載 されている構造のものである。第5 図は該光導波 路の概略図であり、6はGaAs基板、7はZn Sより成るクラッド層、8はZnSe-ZnS超 格子より成る導波路層、9はSiO2のストライ プである。この光導波路はSi〇・のストライプ 幅が6μm、導波路層の厚さが0.4~1.24 μmの時、波長が0.633μmの光に対してシ ングルモードとなり、又伝搬損失は0.71 dB/cm であると報告されている。

[発明が解決しようとする課題)

しかし、前述の従来技術の光導波路は導波路層上にストライプ状のSiOュを形成することにより、界面と平行な方向の実効的な屈折率段差をつけている為、この方向における導波路領域とクラッド域との屈折率の段差が小さく光の閉じ込めが有効に行われないという課題を有する。その目的とするところは光を有効に閉じ込める構造のⅡーーVI族化合物半導体の光導波路及びその製造方法を提供するところにある。

[課題を解決するための手段]

本発明の光導波路は、基板上にII - VI族化合物 半導体より成る第1のクラッド層と該クラッド層 よりも大きな屈折率を有するII - VI族化合物より

3

るクラッド層である。この構造において、界面と 垂直な方向は導波路層の屈折率が2.34に対し て上部及び下部のクラッド層の屈折率が2.31 であり屈折率の段差は十分に大きく、又界面と平 行な方向においても屈折率が2.34の導波路層 を屈折率が1.0の大気で挟んだ構造の為屈折率 の段差は十分に大きい。この様に導波路層とその 周囲との屈折率の段差が大きい為、導波路層への 光の閉じ込めが有効に行われる、又導波路層とク ラッド層の屈折率差が比較的小さい為、シングル モードとなる導波路層の厚さの許容範囲が広くな りシングルモードの光導波路の作製が容易であ る。 O . 6 3 2 8 μ m の 波 長 の 光 を 用 い て 該 光 導 波 路 の 伝 搬 損 失 を 測 定 し た と こ ろ 0 . 5 dB/cm 以 下と低損失なものであった。これは、前述した様 に光が導波路層内に有効に閉じ込められている 為、GaAs基板中への光のしみ出しが小さくG aAS基板内での吸収が小さいことを示す。又、 後述する様に光導波路の製造工程において導波路 層のエッチングをする必要がない為、導波路層の

[実施例1]

第1図は本発明の実施例におけるⅡ-Ⅵ族化合物半導体の光導波路の概略断面図である。1はG aAs基板、2はZnSより成るクラッド層、3 は2nSeより成る導波路層、4はZnSより成

4

表]

導波路層	クラッド層
ZnSe	ZnS
CdS	ZnSe. ZnS
ZnTe	CdS. ZnSe. ZnS
CdSe	ZnTe, CdS , ZnSe. ZnS

以下に上述した第1図の光導波路の製造方法を 第3図(a)~(d)を用いて説明する。初め に、GaAs基板上に下部のクラッド層となる2 nS層をMOCVD法によりエピタキシャル成長 し、次に熱CVD法等によりマスク5のSiOz を堆積する。この状態が第3図(a)である。2 nSのエピタキシャル成長方法には、他にMBE 法、MOMBE法或いはホットウォールエピタキ シー法等が有り、これ等の方法によってもZnS のクラッド層を同様に形成することが可能であ る。次にフォトリソグラフィ技術によりSiOェ のパターニングを行う。この場合導波路層を形成 する部分のSiOュ膜をエッチングにより除去す る。この状態が第3図(b)である。パターニン グされたSiOaをマスクとして選択エピタキシ ャル成長により導波路層のZnSe及びクラッド 層のZnSを連続して形成する。この時マスクの SiOュ上には堆積物がなく第3図(c)の様な 状態となる。ZnS及びZnSeの選択エピタキ シャル成長は以下の様な方法で行うことができ

7

垂直な方向は導波路層の屈折率が2.34に対し て上部及び下部のクラッド層の屈折率が2.31 であり屈折率の段差は十分に大きく、又界面と平 行な歩行においても屈折率が2.34の導波路層 を屈折率が1.0の大気で挟んだ構造の為屈折率 の段差は十分に大きい。この様に導波路層とその 周囲との屈折率の段差が大きい為、導波路層への 光の閉じ込めが有効に行われる。又導波路層とク ラッド層の屈折率差が比較的小さいため、シング ルモードとなる導波路層の厚さの許容範囲が広く なりシングルモードの光導波路の作製が容易であ る。 0 . 6 3 2 8 µ m の 波 長 の 光 を 用 い て 該 光 導 波路の伝搬損失を測定したところ 0.5 dB/cm 以 下と低損失なものであった。これは、前述した様 に光が導波路層内に有効に閉じ込められている 為、GaAs基板中への光のしみ出しが小さくG aAs基板内での光吸収が小さいことを示す。 又、後述する様に光導波路の製造工程において導 波路層のエッチングをする必要がない為、導波路 層の表面が平坦であり散乱損が小さいことも低損

る・原料として2n及びSをの有機化合物を用い、成長圧力が100Torr以下、成長温度が400℃以上700℃以下、VI族原料とⅡ族原料の供給モル比が6以下の条件の下で減圧M0CVD法或いはM0MBE法により行う・導波路階の2nSを及びクラッド層の2nSを形成した後、のよりSiО₂を形成した後、第3図(d)の様に光導波路が完成する・上記の例ではマスクとして、SiО₂を用いた例についいはVでしたが、Si₂N₄等の他の誘電体薄膜或いはW等も同様に用いることができる。又、CdS・タキシャル成長する場合、Cd、S、2n、Te、Seのそれぞれの有機化合物を原料として用いる・

〔実施例2〕

第2図は本発明の実施例におけるII — VI 族化合物半導体の光導波路の概略断面図である。1はGaAs基板、2はZnSより成るクラッド層、3はZnSeより成る導波路層、4はZnSより成るクラッド層である。この構造において、界面と

8

失の一因である。又光導波路を構成している導波路層のZnSe及び2つのクラッド層を成している2nSを同一成長炉内で連続して形成できる為、これらの界面における不純物濃度が低くなる。これにより導波路層のZnSe中の不純物或いは欠陥濃度が低くなる。これにより導波路層のZnSe中の不純物或いは欠陥濃度が低くなる。この様に本発明の構造の光導波路においては、導波路層及び導波路層とクラッド層との界面における不純物或いは欠陥濃度が低くなる為、該不純物或いは欠陥が形成する深い準位に関する光吸収が減少し低損失の光導波路となる。

ZnS及びZnSe等のIIーVI族化合物半導体は、基板のGaAsと同じ閃亜鉛鉱型の結晶構造である為GaAs基板上に容易にエピクキシャル成長できる。又、発光素子及び受光素子等の光デバイスや電子デバイスもGaAs基板上に作製することができる為、本発明の光導波路はこれらのデバイスを集積化した光集積回路或いは光電子集積回路等に容易に応用することができる。又基板としてGaAs以外にもInP等のIIIーV族半導

体基板も用いることができる。又導波路層及びクラッド層の材料として表1に示した様なII - VI族化合物半導体を用いることもできる。

以下に上述した第2図の光導波路を第4図 (a)~(d)を用いて説明する。初めに、Ga As基板上に熱CVD法等によりマスク5のSi Ozを堆積する。この状態が第4図(a)であ る。次にフォトリソグラフィ技術によりSi0z のパターニングを行う. この場合導波路層を形成 する部分のSiOェをエッチングにより除去す る。この状態が第4図(b)である。パターニン グされたSiOェをマスクとして選択エピタキ シャル成長により下部のクラッド層となるZnS 及び導波路層の2nSe及び上部のクラッド層と なるZnSを同一の成長炉内で連続して形成す る。この時マスクのSiOュ上には堆積物がなく 第4図(c)の様な状態となる。ZnS及びZn Seの選択エピクキシャル成長は以下の様な方法 で行うことができる。原料としてZn及びS及び Seの有機化合物を用い、成長圧力が100Torr

1 1

範囲が広い為、シングルモードの光導波路が容易 に作製できる。

- iv) 可視の光に対して低損失である。
- v)発光素子及び受光素子を構成するⅢ-V族 化合物半導体と同じ結晶構造を有する為、これ等 の光デバイスと同一基板上に本発明の光導波路を 容易に作製することが可能である。これは、本発 明の光導波路が光集積回路或いは光電子集積回路 等の構成要素として適していることを意味する。 又、本発明の光導波路の製造方法は以下の様な効 果を有する。
- vi)上記の構造の光導波路をセルフアラインプロセスで容易に作製することができる。
- víi) 導波路層のエッチング工程が不要である 為、エッチングによって必然的に起る表面の荒れ を防ぐことができ散乱損失の小さい光導波路を作 製することができる。
- viii) 実施例2で述べた構造の光導波路は1回の成長で導波路層及びクラッド層が形成できる為、高品質の光導波路が容易にしかも高い歩留り

以下、成長温度が400℃以上700℃以下、VI族原料とII族原料の供給モル比が6以下の条件の下で減圧M0CVD法或いはMOMBE法により行う。上部のクラッド層の2nSまで形成した役、沸酸系のエッチャントによりSi0ェを除として3i0ェを用いる。上記の側においてはマスクとしてSi0ェを用いた例について示したが、Si,N4等の他の誘電又・クシャル成長する場合、CdSe等の選択エピクキシャル成長する場合、Cd、S、2n、Te、Seのそれぞれの有機化合物を原料として用いる。

以上述べた様に本発明のII - VI族化合物半導体の光導波路は下記の効果を有する。

- i)本発明の光導波路の構造において光の閉じ込めを有効に行うことができる。
- ii) i) により光学的な非線形効果を有効に使うことが可能になる。
- iii)シングルモードとなる導波路の厚さの許容

1 2

で作製できる。

4. 図面の簡単な説明

第1図は本発明の実施例におけるII ー VI族化合物半導体の光導波路の概略断面図。

第2図は本発明の実施例における!! - VI族化合物半導体の光導波路の製造工程を示す概略断面図。

第3図(a)~(d)は、本発明の実施例における第1図の構造の光導波路の製造工程を示す概略断面図。

第4図(a)~(d)は本発明の実施例における第2図の構造の光導波路の製造工程を示す概略 断面図。

第5図は従来技術のII - VI族化合物半導体の光 導波路の概略図。

1···GaAs基板

2・・・2nSクラッド層

3···ZnSe導波路層

4・・・2nSクラッド層

5 · · · S i O : マスク

6···GaAs基板

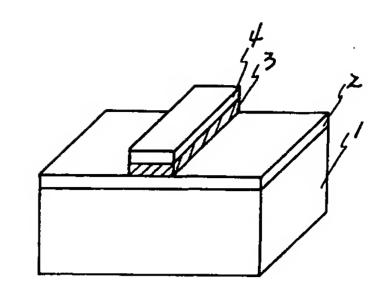
7・・・2nSクラッド暦

8···ZnSe-ZnS超格子導波路層

9 · · · S i O 2

以 上

出願人 セイコーエブソン株式会社 代理人 弁理士 上 柳 雅 誉(他1名)

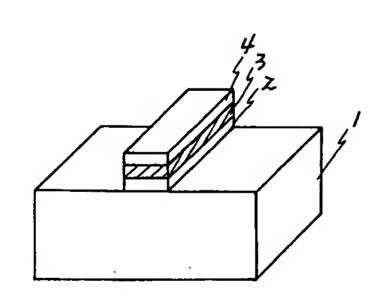


1… baAs基板

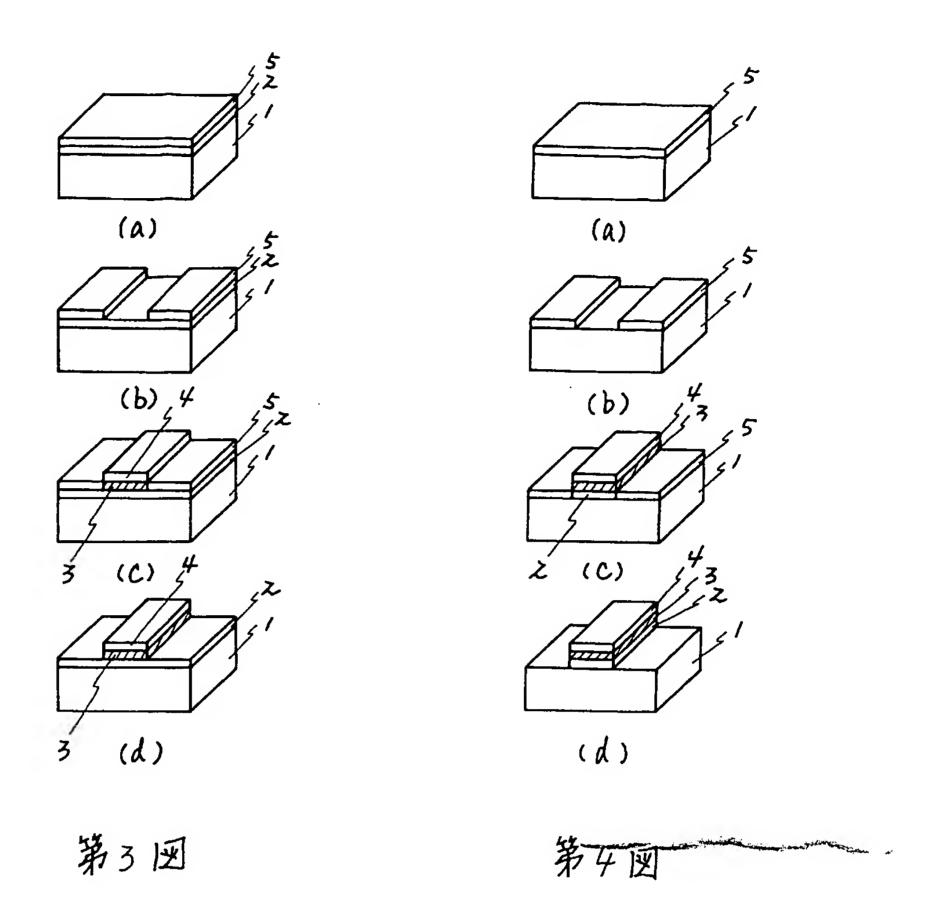
と…至らクラッド層

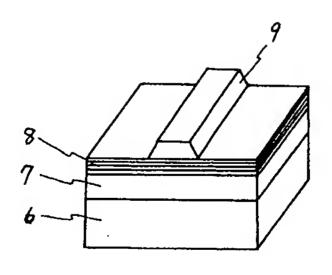
3…ZnSe 導波路層 4… ZnS クラッド層

1 5



第2图





第夕图

1 / 1 PLUSPAT - ©QUESTEL-ORBIT - image Patent Number : JP2046407 A 19900215 [JP02046407] Title : (A) OPTICAL WAVEGUIDE AND ITS PRODUCTION Patent Assignee : (A) SEIKO EPSON CORP Patent Assignee : (A) SEIKO EPSON CORP Inventor(s): (A) YAMAZAKI KOJI Application Nbr : JP19683188 19880805 [1988JP-0196831] Priority Details : JP19683188 19880805 [1988JP-0196831] Intl Patent Class : (A) G02B-006/12 H01L-027/14 H01L-027/15 H01S-003/18 Publication Stage : (A) Doc. Laid open to publ. Inspec. Abstract : PURPOSE: To execute effective confinement of light by forming a striped SiO(sub 2) film on a waveguide layer thus forming an optical waveguide having an effective stage difference of refractive index to that of a direction parallel to a boundary face. CONSTITUTION: A ZnS layer functioning as a lower clad layer is formed by an epitaxial growth by an MOCVD method on a GaAs substrate, then an SiO(sub 2) mask 5 is deposited by a thermal CVD method. Then, the SiO(sub 2) film is patterned and the SiO(sub 2) film at the part for forming a waveguide layer is removed. A ZnSe layer for a waveguide layer and a ZnS layer for a clad layer are formed successively by a selective epitaxial growth using the patterned SiO(sub 2) film. In this stage, there is no deposit on the masking SiO(sub 2) film. For the selective epitaxial growth of ZnS and ZnSe, org. compds. of Zn, S, and Se are used as raw materials, and the pressure is regulated to <+100Torr, the temp. to >=400 deg.C and <+700 deg.C, and a molar ratio of a VI group raw

material and a II group to be fed to <+6, by a reduced pressure MOCVD method. Thus, a ZnSe layer for a waveguide layer and ZnS layer for a clad layer are formed. An optical waveguide is completed by removing

SiO(sub 2) with HF.

COPYRIGHT: (C) 1990, JPO& Japio